

# 两个表面比一个好

先进的组装分析技术—利用全视场双表面三维翘曲数据排除枕头效应、开路和短路等缺陷

美国，乔治亚洲，亚特兰大，Akrometrix 公司：Ken Chiavone

## 摘要：

多年来，封装翘曲一直被认为是在回流焊中各种缺陷的主要原因，如枕头效应（HIP）、短路、开路等缺陷。对焊盘区域也一贯被认为是相对平坦的，根本不对其平面度评估与审查。但是随着封装变得越来越薄，焊盘区域的翘曲对焊接的影响也越来越大了，分析回流焊期间被焊接上下两表面的形状对焊接是有利的。通过分析“顶面”和“底面”，可以确定各个温度下每个互连的间隙，发现有可能造成组装缺陷的不匹配形状。

## 关键词：

ROSE；离子污染；SIR 测量；电导率；可靠性

在 APEX 2009 发表的“电信案例研究：通过组装工艺的改进和控制，解决和减缓枕头缺陷（HnP）”一文，综述了有关枕头缺陷问题，并通过分析，提出了怎样解决和减少枕头缺陷，提高成品率的方法<sup>[1]</sup>。自其发表以来，枕头缺陷（head-in-pillow, or head-on-pillow）问题得到了更为广泛的证明和讨论。随着电子设计中元件尺寸、厚度和材料向更小方向的发展，互连间距和焊球尺寸不断减小，枕头缺陷因损害生产量和最终产品的现场可靠性一直倍受人们的关注，也使得的回流焊工艺更具挑战性。本文概述一种相对较新的双表面分析方法，电子制造商使用它能够更全面地了解回流焊过程中元件的形状变化，进而指导产品设计，排除故障，确保产品的高质量制造。

## 翘曲

枕头缺陷、开路、短路的主要原因之一就是元件翘曲<sup>[2]</sup>。由于器件在开始制造时无陶瓷基板，当组装 BGA 器件时，包括芯片与基板和二级封装与 PCB 的组装，翘曲就成为一个重要的因素。随着产品向轻、薄、小的方向发展，翘曲的影响越来越大，甚至很小的翘曲变化，都可能会导致不可接受的缺陷率<sup>[3]</sup>。

多年来，在电子工业中，共面性一直被用来测量翘曲变形。简单地说，共面性就是测量最高点和最低点之间的距离。视情况也可能赋予一个“-”或“+”号，表示“微笑”或“哭泣”的形状，从侧面看上去则为凹或凸的形状<sup>[4]</sup>。

今天广泛使用的所有行业标准

都会涉及到封装翘曲。如何衡量它呢，因为有时候容许值以内的封装仍然可以得到可靠组装<sup>[5]</sup>。在很多情况下，各家公司都有其自己内部的、专有的元件容许值。有关共面性的极限值是通过计算、试验，或计算和试验并举获得的，用它们进行工艺过程控制，确保可接受的生产量。

但是共面性极限值有其自身的局限性。虽然标准给出了在回流焊期间普遍适用的测量翘曲的方法，但是设置具体数值的可接受的极限值的标准（如“封装的共面性必须小于 100 微米”）在有些情况下是无用的，甚至是贻害决策的<sup>[6]</sup>。在某些情况下，采用共面性在“标准极限值范围内”的元件进行组装也可能失败，而超出既定的共面性的元件却实现了零缺陷组装。对于产品数量数以百万计、交货日期又很苛刻的生产，依靠目前出版的或专有的标准是不可能对元件形状兼容性和预期可靠性做出最好决定的。

## 为什么传统的共面性极限值有局限性

设置的共面性极限值没有达到设置意愿有如下原因。它们是：

\* 极限值产生于极少量的样品

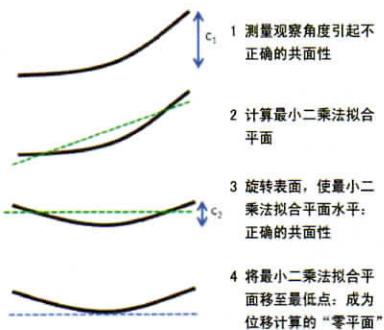


图 1 最小二乘法拟合旋转过程

元件，而且是在控制条件下产生的。没有记录加工过程中的所有变量，如具体的焊剂类型和设备设置，仅在受控条件下完成了极限值的获取工作。

\* 极限值假定焊盘区（如 PCB 表面）的翘曲很小并且是对称的。“预算”焊盘区翘曲只占总翘曲比例的很小一部分，如 20%<sup>[7]</sup>。实践证明，即使采用传统 PCB 材料，通常 BGA 焊盘区的翘曲也高于这一数值<sup>[8]</sup>。较新的尖端材料往往表现出更高的翘曲值。

\* 极限值假定测量峰值翘曲 / 共面性是非常重要的，它通常发生在一个特定的温度点，如峰值温度。然而，枕头缺陷和非润湿开路缺陷发生在回流焊过程的早期，而不是在峰值温度，是焊料球氧化导致枕头缺陷<sup>[9]</sup>。

\* 极限值强调单一表面的翘曲，没有考虑组装期间两个被焊接表面的形状兼容性。了解特定温度下互连位置的间隙是预测可靠性的关键，仅依靠一个焊接表面是不可能的。

### 互连间隙分析

枕头缺陷和传统的其他大多数与翘曲相关的组装缺陷，都是由回流焊期间互连处两个被焊接表面之间的间隙引起的。基于这一原因，SMT 组装技术的深入分析必须包括这些间隙的确定与识别。为了确实有效，该方法需要：

**双表面**—想要获得每个互连的真正间隙，只考虑焊接区的一半是不够的。必须对两个被焊表面进行测量，还必须在共享 (X, Y, Z) 的坐标系内分析这两个表面。

**全视场**—通常测量翘曲的方法都包含很高密度数据的光学技术，通常大于 1 点 /mm<sup>2</sup>。虽然这是值得列出的一种需求，但是由于表面形状复杂，仅检查几点，如角落和中心，是不能够充分记录形状的，应为每个互连建立可靠的间隙。数据密度必须足以表达焊接区的全视场形状。

**整个温度曲线**—了解回流焊期间由于间隙引起的缺陷，需要分析在整个回流焊过程中不同温度点下的间隙。在大多数情况下，在多个温度点评估间隙是了解表面相互作用所必要的。

**统计**—必须测量足够多的样品，必须测量被焊接的两个表面，使它们从统计学上能代表组装元件。当检查互连位置的间隙时，每个互连表面的预期最大间隙、最小间隙、平均间隙、甚至统计计算的间隙如平均间隙 + 3σ（间隙的标准偏差）是非常有用的。根据分析的目的或故障诊断问题的本质，不同的统计间隙会有其各自的用途。

### 方法和数据

为了获得最好的结果，双表面间隙分析需要两个

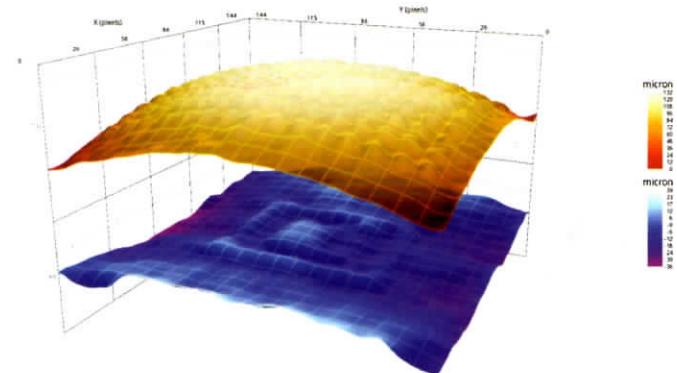


图 2 室温下双表面的 3D 图

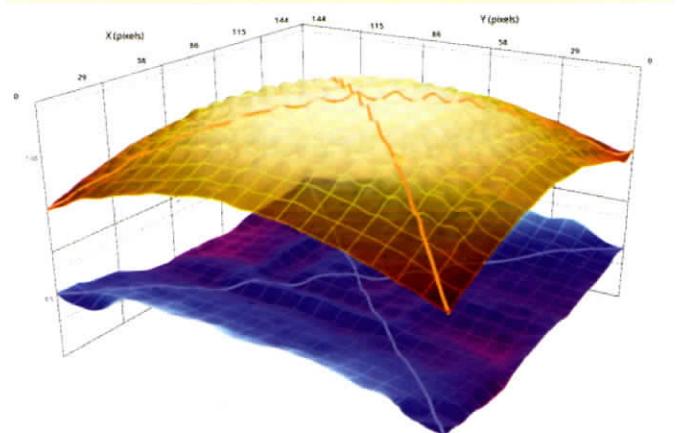


图 3 3D 图形中的线性弦

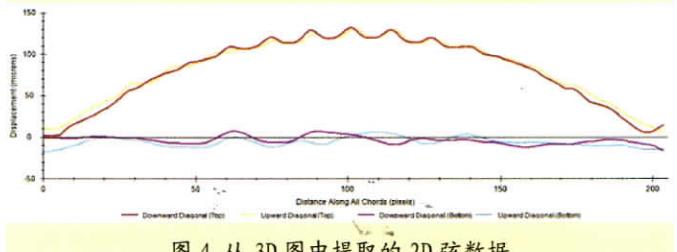


图 4 从 3D 图中提取的 2D 弦数据

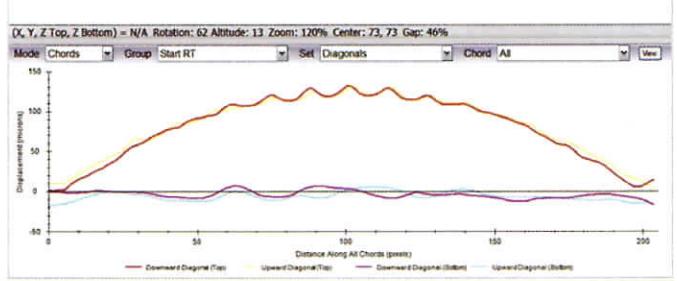
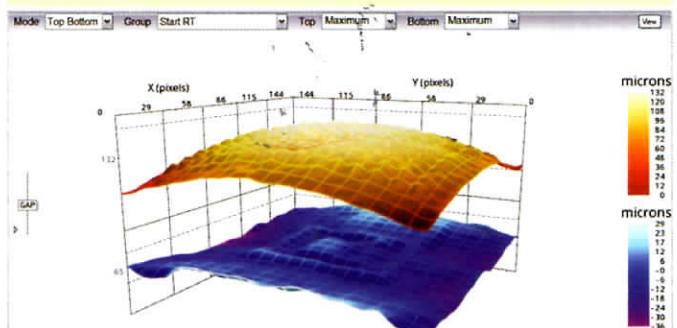


图 5 回流焊开始时的室温下的数据

表面，需要测量 SMT 回流焊期间贴装元件焊点两侧顶面和底面的形状。理想情况下，应在回流焊周期内所有相关温度下测量有代表性的样品，测量顶部和底面两个表面。下面列举一个实例，怎样在一个共同的坐标系中一起观察和分析表面数据。所示的数据来源于单独的回流焊周期内测量的真实的生产元件。上表面是传统的拆除焊球的 BGA，以提供一个平滑、连续的表面。底面是生产电脑的 PCB 焊盘区。（注意：这是双表面分析方法的一个实例图解，但是这一表面不代表实际的生产组装。这些特定的封装和 PCB 不一定要组装在一起。）

当进行双表面分析的目的是组件设计或故障诊断时，审查实际测得的表面配对（单个顶面元件和单个焊盘区的形状测量）属于有限度的使用。因为缺陷往往发生在极端的力学行为处，评估统计计算形状的组合是在整个回流焊组装期间审查形状兼容性的一个更精简、有效的方法。

## 测量技术

使用阴影莫尔技术测量设备可获得全视野的表面数据，如下所示。为了消除每个组件测量过程中它的位置造成的水平偏移角，应用了最小二乘法拟合（LSF）旋转，以便每个表面数据集都旋转到一个共同的坐标系中。这个过程保证分析表面的实际形状，与其在炉子中的角度无关。图 1 给出了最小二乘法拟合的旋转过程。

### 样品集

在这个实例中，有 5 个温度点，在每个点测量 10 个顶面和 10 个底面。在分别进行的热工艺运行中，在回流焊中同样的温度点上，对上下样品进行测量。

## 数学分析

为了在顶、底面之间以及它们的面集合中比较表面，需要有一种新的测量约定。使用 LSF 旋转表面到共享“水平”建立共面性，然后精确地移动到最低点（对于顶面）或测量表面的最高点（对于底面）。这将成为每一表面的“零平面”，根据表面上零平面到互连位置的垂直距离，识别互连是有“较大间隙”还是“较小间隙”。位移是一个术语，用来描述被分析点  $(x, y)$  距零平面的垂直测量距离。

下图的显示看起来像正常的表面，但是它们并不一定代表所测量的任何特定表面。它们是测量区域中测量的每个 XY 位置的统计表示。例如，在所有表面的顶面数据集中，点  $(4, 22)$  将距零平面有位移最大值。如果最大位移为 85 微米，顶面的最大统计表面将有一个  $(x, y, z)$  点为  $(4, 22, 85)$  微米。在它旁边的点  $(4, 23)$  也可以从同样的表面得到它的  $z$  坐标，就像  $(4,$

$22)$  一样，或从顶面数据集中的任何其他表面，无论  $(x, y)$  坐标中哪个表面距零平面有最大  $Z$  向位移。

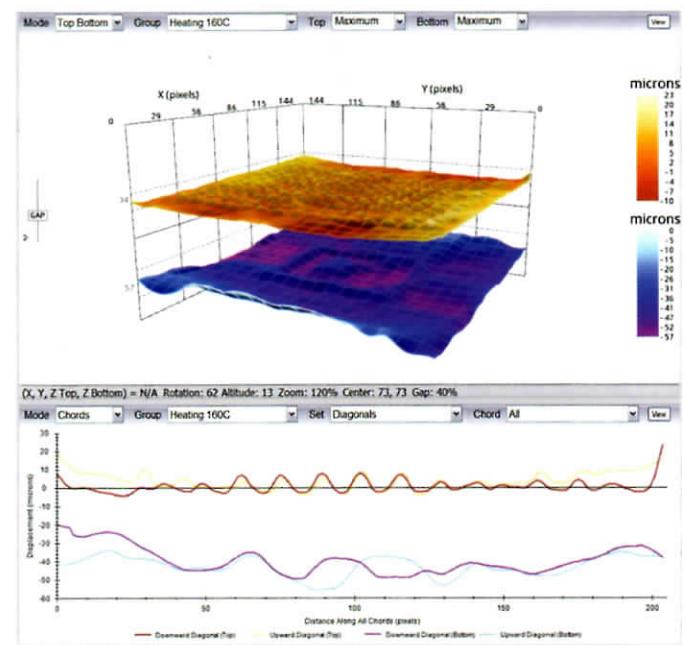


图 6 加热保温阶段的数据

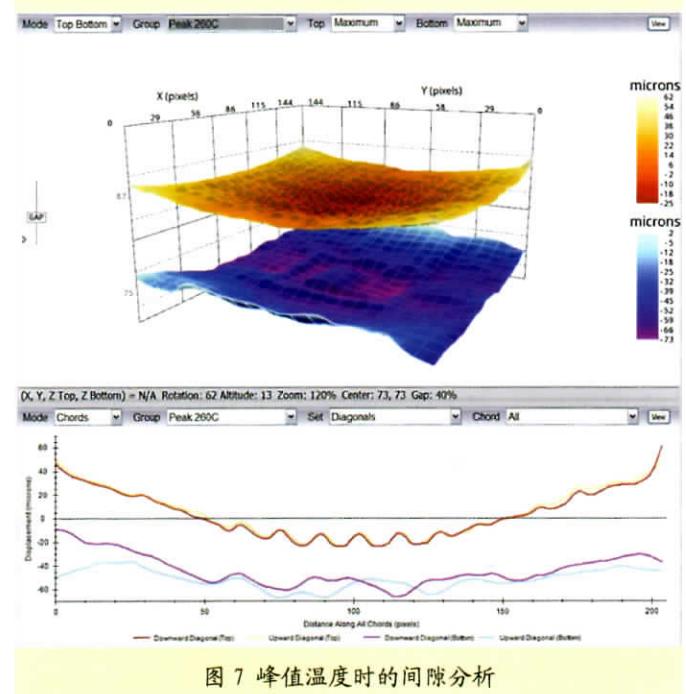


图 7 峰值温度时的间隙分析

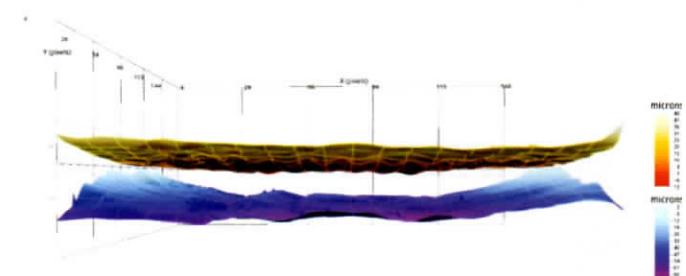


图 8 PCB 区域马鞍形状引起的间隙侧视图

## 统计表面计算

**最小表面**—在数据集中对跨越所有表面的各个 (x, y) 点进行比较, 由 z 方向距离零平面有最小位移的 (X, Y, Z) 点组成。

**最大表面**—在数据集中对跨越所有表面的各个 (x, y) 点进行比较, 由 z 方向距离零平面有最大位移的 (X, Y, Z) 点组成。(对于底面, 最大的意思是“更负”, 因为位移距离始终是正值。)

**平均表面**—在数据集中对各个 (x, y) 点进行比较, 由 z 方向距离零平面有平均位移的 (X, Y, Z) 点组成。

**“ $3\sigma$ ” 表面**—在数据集中对各个 (x, y) 点进行比较, 由 z 方向距离零平面有平均位移 +3 倍位移标准

偏差的 (X, Y, Z) 点组成。

按照上述方法, 在每一温度点, 共生成 8 个统计表面, 4 个顶表面和 4 个底表面。

(请注意, 在这个例子中, 焊球已从顶面元件上除去。由于焊球的植球一致性可以很好地控制, 所以, 对于大多数应用, 无焊球的表面可以代表有焊球的表面。即, 无焊球表面与真正的互连位置处带焊球表面有基本上相同的形状, 只是抵消了焊球的直径, 它对间隙的计算没有影响。使用两个连续的表面而不是复杂的焊球、焊盘和焊膏表面, 视觉和数学分析都得到了大大的简化, 也更容易理解, 所以这是更清晰的方法。)

## 移动表面到一起

如何将表面相对于彼此进行移动, 让它们显示在共同坐标系中的同一图中, 这有多个选项。在本案例中, 表面在 z 方向垂直向对方移动, 直到有一点接触。在有些情况下, 顶面和底面的最近点在中间, 因此在中间点接触, 这样的结果在组态上是“正确”, 没有不平衡。在其他情况下, 如表面只是在一个角部接触, 表面是“不平衡”的。虽然还有其他 z 向方法可用于更深入地分析更复杂的形状组合, 但是, 那样的讨论超出了这项工作的范围。对于大多数的分析, 即使它们在一起审查时看起来奇怪, 但是单点接触的定向表面可以提供有用的操作的结果。

## 间隙计算

当所有的数学设置完成后, 间隙计算就简单了。任何位置 (x, y) 的间隙就是那点处两表面之间的垂直距离。由于在回流焊期间, 焊膏与焊球之间的间隙大于 25 微米就会发生互连失败, 在某些情况下, 这一间隙甚至更小, 可以说有时只相差那么一点就可能成为良好焊点或导致缺陷这么大的差距<sup>[10]</sup>。不同场景的 BGA 焊接区, 其所有焊点的间隙检测也是可以的, 可以通过转换顶面和底面统计表面把它们放在一起计算间隙。对于逆翘曲的元件组合, 如顶面为凹, 底面为凸, 在中间接触的, 可在外围边缘选择评估最大顶面和最大底面来估值被测元件的最大间隙。同样, 放在一起, 评价最小顶面和最小底面的统计表面将说明, 两个元件的焊接区在每个平面 (x, y) 点都一样平, 在测试样本集中会显示最小间隙。

## 结果

下面举例说明不同温度下的间隙值, 并沿不同弦(分析中视为线性路径)提取间隙横截面。本文深入分析提供的信息, 是使用传统的单一表面分析方法不可能获得的。双表面分析对设计、组装规划、故障排除和质量保证都是非常有用的。

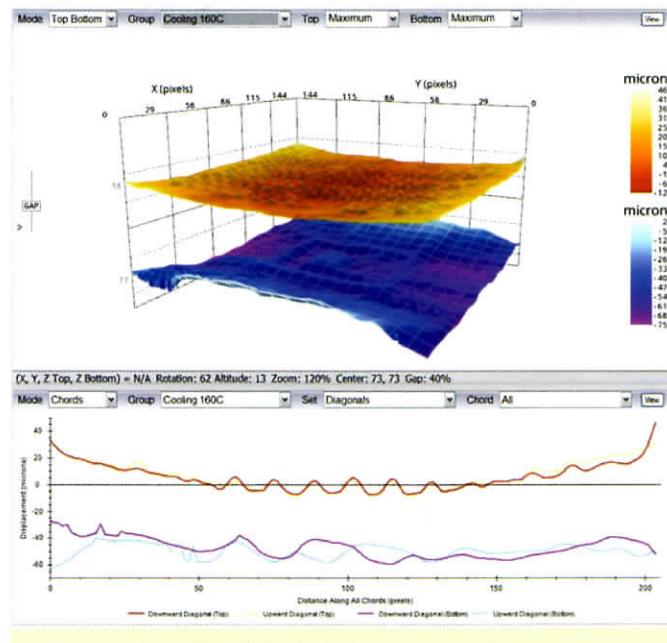


图 9 冷却阶段 160 °C 下的结果

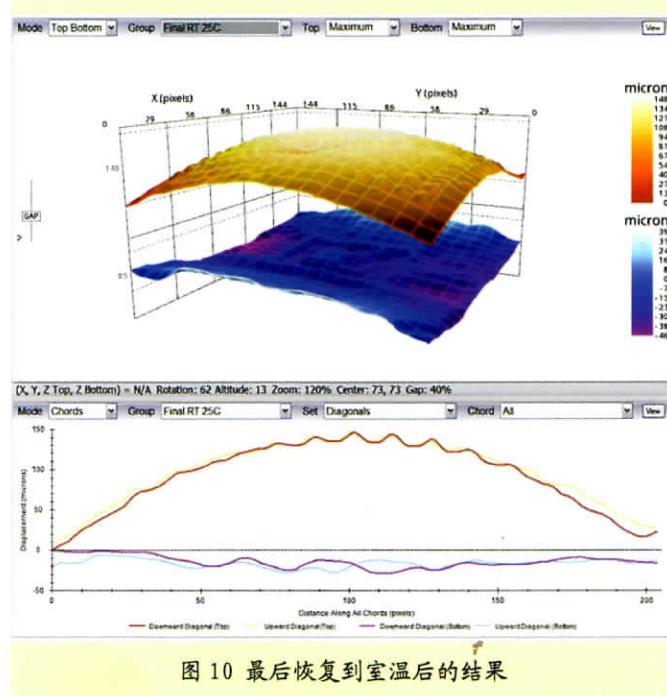


图 10 最后恢复到室温后的结果

图 2 给出了基本的双表面的图形布局图。上面的 3D 点集是一个统计表面，代表顶部表面贴装元件的内表面（焊接面），在本案例中是拆除焊球后的一个器件。下面的 3D 点集是对应的 BGA 焊接区，也代表了一个统计得出的表面。为了更好地观察两面，引入了不按比例的可视间隙，但是不影响间隙的计算。

图 3 给出了表面上的“弦”。数据的线性度可以从 3D 数据集中提取，用 2D 绘制。（弦平面图不受 3D 图中所示的任何可视间隙的影响。实际的间隙显示为 2D 图形。）

图 4 给出了从 3D 数据集图 3 中提取的 2D 弦数据。

图 5 给出了回流焊前室温下试样的 3D 和 2D 弦数据。最大间隙发生在被测区域的中心附近，约 125 微米。

图 6 给出了温度曲线中加热阶段的样品情况。160 °C 时，器件变平坦，BGA 区域内的间隙减小约 50–75 微米。在这一加热保温阶段，由于氧化发生，如果焊球和焊盘上焊膏之间有过大的间隙，就会有开始发生枕头缺陷的趋势，所以这一温度下的翘曲变形很关键。

图 7 给出了 260 °C 峰值温度下最大顶面和最大底面的统计表面。在峰值温度附近，有形成各种类型的开路缺陷的倾向，所以在这一阶段的间隙也很关键，应制定对策控制变量。在这个案例中，器件和 PCB 焊接区形状的兼容性非常好，整体上约 50 微米的间隙，因 PCB 焊盘区上有轻微非对称的马鞍形状，在某些地方会有额外的 40 微米的间隙。

图 8 给出了 PCB 区域不对称的结果，器件的两边都翘起。如果是由于这样的原因引起了组装问题，那么就需要重新设计或调整工艺变量，以提高形状的兼容性。

图 9 给出了冷却阶段 160 °C 下的结果。间隙极端值为 55–100 微米。在这个阶段，焊料已不再是液态，大多数与翘曲有关的缺陷已经形成。在液态结束时会发生短路/桥接，因为在焊料再凝固之前，随着元件的冷却，它们的形状和相应的互连间隙也发生了变化。峰值温度后缺陷的形成分析需要充分了解焊料凝固前两个表面的机械作用。

图 10 给出了室温（25 °C）下最终的测量图。元件几乎完全恢复到了它们原来的形式。在回流焊后的这一阶段，这两个元件将表现出不同的变形，由于焊料将把它们粘接在一起。但是分别测量这两个元件的研究，对评估焊点的残余应力是有用的，如用于可靠性研究。在这种情况下，在完成组装的焊点中，可能有高的残余应力，因为在最后恢复到室温后测量的形状是如此不同。

## 间隙极限值实例

适当的共面性极限值“间隙极限值”赋值到图中，

可以使全视场的间隙评价工作变得更好。图 11–13 通过顶面和底面之间的彩色图给出了合格（绿色）、预警（黄色）和失败（红色）的间隙区间。在这里间隙的上限是随意设置的，50 微米警告，75 微米失败。

## 非对称翘曲

图 14 给出了上表面来自上述元件而 PCB 焊接区来自不同设计的一个实例。在这种情况下，由于焊盘区的形状复杂，要实现良好的组装成品率，需要做出特殊的工艺对策，如调整焊膏体积等。

（注意，液态后收集的翘曲 / 形状数据对以后将会发生什么的预示，在实际组装中意义不大。因为这时分

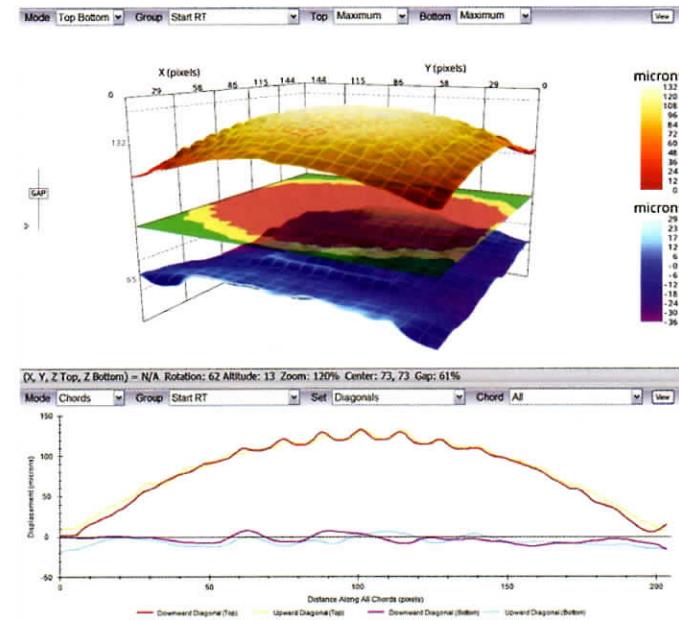


图 11 回流焊开始时室温下的间隙极限图

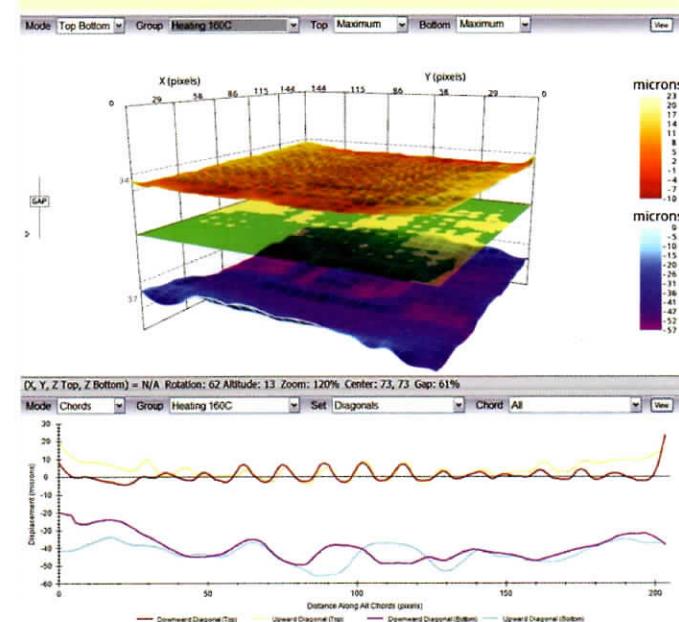


图 12 加热到 160 °C 的间隙极限图

别测量顶面和底面，对焊接过程和被焊接元件的变形组合的影响已经没有了，枕头缺陷、短路、开路等已经在液态结束前就形成了，这不是分析过程所特别关注的。)

## 结论

枕头缺陷是在 APEX 2009 提出的，自此有关 BGA 的工艺挑战包括细间距 BGA 的探讨就没有停止过。随着新的和更薄的材料以及更细间距器件的使用，由于翘曲造成的回流焊缺陷会更多。更薄、功能更强大的移动设备是行业的发展趋势，为了获得高可靠的 POP 组装，枕头缺陷还是非常关键的，通过组件设计以及调整和控制工艺变量可避免缺陷的发生。

在过去的十多年里，许多 SMT 电子制造商已对回流焊的焊接表面进行了全视场的形状测量。今天，绝大多数厂家都在测量整个回流焊温度下元件焊接表面的形状，并把此作为一项日常工作。为了最大程度地避免和

抵消枕头缺陷、短路、开路等，需要测量回流焊各个关键温度下的两个被焊接表面，以及发生于两表面的形状匹配情况，以确保达到预期合适的间隙。因为表面贴装产品需要较小的互连间隙结构，面向组装的设计至关重要。回流焊接的 SMT 组件需要不同温度下的互连间隙分析，以便调整各个工艺参数，实现尽可能可靠的焊点。

本文给出的分析方法比较复杂，不仅涉及测量共面性，还要检查共面性是否低于规定限制。关键的温度点必须进行审查。每个互连间隙都必须检查，因为在实际生产中可能有多种统计面组合的可能性。当然，分析双表面比传统的翘曲分析更具挑战性。但是随着 SMT 电子产品的设计和制造难度越来越大，可靠性要求越来越高，针对这些更复杂的问题，就需要创建更复杂的分析方法，需要收集、组合、评估、分析来自两个被焊表面的数据。在许多情况下，对于高温焊接，仅仅分析封装的共面性也已不再有效。在回流焊温度曲线的各个关键温度下，使用全视场、双表面间隙分析，可以用于验证产品设计，设置组装工艺变量，监控元件的可靠性和兼容性。

## 参考文献

- [1] Russell Nowland, Richard Coyle, Peter Read, George Wenger, "Telecommunications Case Studies Address Head-in-Pillow (HnP) Defects and Mitigation through Assembly Process Modifications and Control" , APEX 2009
- [2] Dudi Amir, RaiyoAspandiar, Scott Buttars, Wei Wei Chin, Paramjeet Gill, "Head – And – Pillow SMT Failure Modes" , Proceedings of SMTAInternational, 409–421, San Diego, CA, (2009)
- [3] DongjiXie, DongkaiShangguan, David Geiger, "Head-in-Pillow (HIP) and Yield Study on SIP and PoP Assembly" , ECTC 2009
- [4] JESD22-B112A, "High Temperature Package Measurement Methodology" , JEDEC Solid State Technology Association, 2009
- [5] JEDEC Publication 95, SPP-024 Issue A, "Reflow Flatness Requirements for Ball Grid Array Packages" , JEDEC Solid State Technology Association, 2009
- [6] John Davignon, Ken Chiavone, Jiahui Pan, James Henzi, David Mendez, Ron Kulterman, "PCB Dynamic Coplanarityat Lead-Free SMT Temperatures" , Proceedings of SMTA International, Ft. Worth, TX, (2011)
- [7] JEITA ED-7306E, "Measurement Methods of Package Warpage at Elevated Temperature and the Maximum Permissible Warpage" , Japan Electronics and Information Technology Association, 2007
- [8] John Davignon, et al., "PCB Dynamic Coplanarity at Lead-Free SMT Temperatures" , Proceedings of SMTA International, Ft. Worth, TX, (2011)
- [9] RanjitPandher, Rahul Raut, Michael Liberatore, NavendraJodhan, and Karen Tellefsen, "A Procedure To Determine Head-In-Pillow Defect And Analysis Of Contributing Factors" ,Proceedings of SMTA International, (2010)
- [10] DongjiXie, et al., "Head-in-Pillow (HIP) and Yield Study on SIP and PoP Assembly" , ECTC 2009

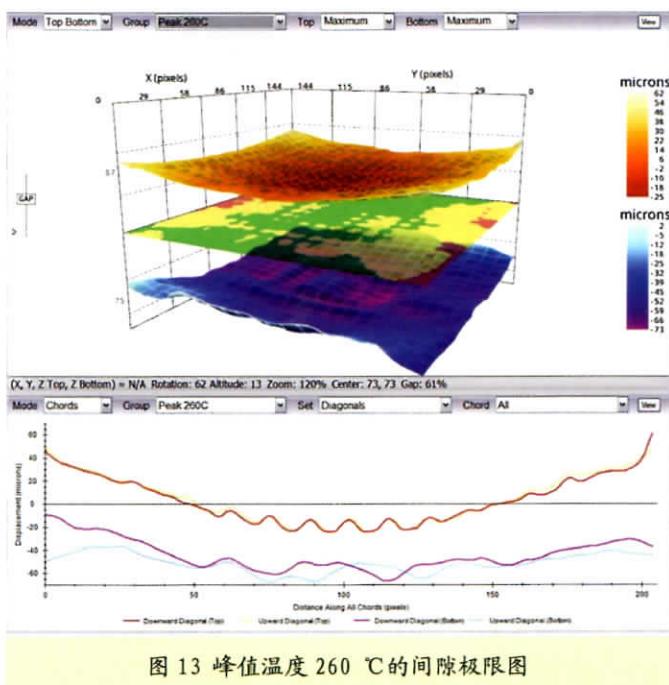


图 13 峰值温度 260 °C 的间隙极限图

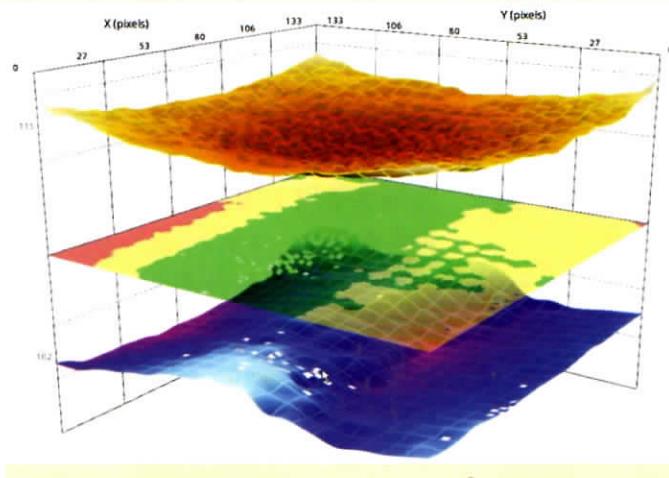


图 14 非对称翘曲的 PCB 焊接区的间隙极限图